



応用物理学会春季学術講演会 注目講演プレスリリース

2023年 3月 13日

加熱その場高分解能 TEM を用いた薄膜 Si 固相結晶化過程の原子レベルリアルタイム観察

Real-Time and Atomic-Scale Observation of Solid-Phase Crystallization in Thin Silicon Film using in situ Heating High-Resolution TEM

多結晶シリコンの結晶成長を原子スケールで初めて可視化 3次元大規模集積回路（LSI）の高性能化に向けて

キオクシア株式会社 メモリ技術研究所

手面学、浅野孝典、高石理一郎、富田充裕、齋藤真澄、田中洋毅

【発表概要】

- ・リアルタイムかつ原子スケールで観察する技術を用いて、多結晶シリコン（Si）形成の基礎となるアモルファスSi（a-Si）と結晶Si（c-Si）の界面での結晶成長を初めて可視化した。
- ・従来の手法では多結晶Si薄膜全体での平均的な結晶成長の情報を得ていたが、同技術ではa-Si/c-Si微結晶界面でのSi原子面（ $\approx 0.31\text{nm}$ ）の形成を解析でき、その結果、多結晶Siの粒内欠陥が発生するメカニズムの一端が初めて明らかになった。
- ・今後の発展が期待される3次元LSIの高性能化には、欠陥のない多結晶Siの形成メカニズムの解明が必須だが、同技術はそのための有力なツールとなる。

半導体メモリ大手企業キオクシアの研究チームは、多結晶Siの形成過程をリアルタイムかつ原子スケールで観察する技術を開発した。多結晶Siは単結晶Siより安価で応用範囲が広いが、粒内に生じる欠陥が電子の移動度の低下やバラツキの原因となっている。発表者らは、透過電子顕微鏡（TEM）内でアモルファスSi薄膜を加熱し、アモルファスSiと結晶Siの界面での結晶成長を観察した。同技術の活用は、Si固相結晶化メカニズムの解明や、欠陥の少ない多結晶Siの開発を大きく進展させ、3次元LSIを始めとする多結晶Siを用いた半導体素子の性能向上につながることを期待できる。

【詳細】

リアルタイムかつ原子スケールで固相結晶化を可視化

半導体材料として広く使われている多結晶Siは、微細なSi結晶粒が複数寄せ集まった構造である。この多結晶Siは、固相結晶化（※1）の過程で、粒同士の隣接部には結晶粒界、粒の内部には結晶欠陥（※2）が形成される。粒界や欠陥は多結晶Siの電子移動度の低下やバラツキの原因となり、情報伝達速度の遅さにつながる。より高性能な半導体素子を実現するためには、粒界や欠陥のない多結晶Siの形成が待ち望まれている。

しかし、これまでは、多結晶Siがどのような途中過程を経て、アモルファスから結晶成長していくのか可視化されていなかった。粒界や欠陥の形成過程が明らかになれば、製造プロセスの改良の手がかりを得ることができる。発表者らは従来の方法ではなく、全く異なるアプローチで、固相結晶化のメカニズム解明に取り組んだ。

従来とは異なる方法を選んだ理由を、発表者の手面氏は次のように語る。

「これまでに、例えばX線などを用いて結晶成長を捉えた研究はありました。その方法では薄膜全体の平均的な結晶成長の情報を得て、固相結晶化が議論されてきました。私たちが着目したかったのは、こうした平均的な結晶成長ではなく、薄膜内に無数に存在する結晶になっていないアモルファスと結晶の界面で今まさに結晶が作られていく、その瞬間だったのです（図1）」（手面）

アモルファスSiとは、Si原子同士が無秩序に結合した非結晶Siである。これを特定の条件で加熱していくことで結晶成長が進展する。つまり、この過程を可視化するためには、加熱しながら原子スケールでの観察が求められる。

観察技術の確立によって解明された結晶成長の素過程

そこで手面氏らは、その場高分解能透過電子顕微鏡法（in situ HRTEM）を用いて、加熱下のSi結晶成長の動的観察を試みた。in situ HRTEMなら原子の挙動をリアルタイムで観察できる。ただし、結晶化は、アモルファス薄膜内で均一に起こるわけではない。いつ、どのような箇所で、どのように起こっているのか。それを捉えるためには、まだ結晶成長が進展していない定点領域を広い視野かつ長い時間範囲で観察する必要がある。

TEMサンプル作製技術を確立し、ドリフトといった熱の影響を抑えた結果、温度823KでSi原子面（ $=0.31\text{nm}$ ）が一層ずつ形成していく様子を10ms刻みで撮影することができた（図2）。

この手法の独自性について、同社の田中氏と手面氏は次のように説明する。

「原子スケールで観察できる高解像度と10msという短い時間スケールを両立し、100nm²（広い視野）と2000s以上（長い時間範囲）で、定点観察する技術を確立したのは、私たちが初めてです。これは、観察技術だけではなく、長年培われてきたin situ HRTEM用の試料作製技術によって、達成できました」

一般に、基板上に結晶の方向が揃った結晶層を成長させることを「エピタキシャル成長」と呼ぶが、観察の結果、理想的な固相エピタキシャル成長（理想SPE）過程を経て形成される箇所と、不連続な固相エピタキシャル成長（不連続SPE）過程を経て結晶が形成される箇所があることがわかった。

理想SPEでは、まずa-Si/c-Si微結晶界面にステップと呼ばれる階段状の原子の突起部が現れ、そのステップが結晶表面を覆うように沿面方向に成長し、その後新しいステップが原子層の上に形成されるという、理論通りの様子が観察された。

一方、不連続SPEでは、ステップの形成後に、理想SPEのように沿面方向に長くは成長せず、2層、3層と、上に積み上がっていた。別の箇所でも同様の現象が生じ、その後、アンバランスに積み上がった原子層同士が、沿面方向に成長した結果、合流して1つの結晶になる様子が観察された。この不連続な形成過程の途中には、未結晶領域が粒内部に発生し、結晶化がその内部に向かって進展した。この過程では、粒内欠陥が形成されることが示唆された。

「結晶ができあがってしまうと、理想SPEと不連続SPEとの見分けはつきません。しかし、形成過程をつぶさに観察したことによって、2つの過程を区別することができました」（手面）さらに手面氏は、Si原子が積み上がる方向に沿った結晶成長速度も抽出した。その結果、理想SPEでの速度は、不連続SPEでのそれよりも遅いことがわかった。不連続SPEを介した粒内欠陥形成によって、結晶成長速度が減少した可能性があるという手面氏は話す。

「不連続SPEの形成過程で生じる未結晶領域が、多結晶Siの粒内欠陥の起源の1つではないかと私たちは考えています。今回の結果は、大粒径で欠陥のない多結晶Siチャンネルを形成する上で有益な知見となりました」（手面）

半導体技術を底上げする知見

多結晶Siの高性能化の実現が人々の暮らしに大きなインパクトを与える例として、同社の齋藤氏は、3次元LSIへの適用を例に挙げた。

現在、一般的に使われているLSIは2次元のLSIだ。これまでLSIの性能向上は、Siを基板としたトランジスタのサイズを縮小することで実現してきた。1965年にintelの創業者の1人であるゴードン・ムーアは微細化技術の発展によって18か月ごとに半導体の集積率が2倍になると予測し、その

10年後には2年ごとに2倍になると修正したが、実際に半導体はこの「ムーアの法則」を上回る速度で発展してきた。だが、微細化技術には物理的な限界がある。原子のサイズより小さくすることはできないからだ。

しかし、トランジスタを積層してLSIを3次元化する技術は、2次元LSIの物理的限界を超える可能性を秘めている。その3次元LSIに多結晶Siトランジスタが採用される可能性があるとして、同社の齋藤は話す。

「今回開発した技術を用いてSiの欠陥が生じるメカニズムを解明し、欠陥のない多結晶Siを製造できるようにになれば、高性能な3次元LSIの実現に貢献できると考えています」（齋藤）

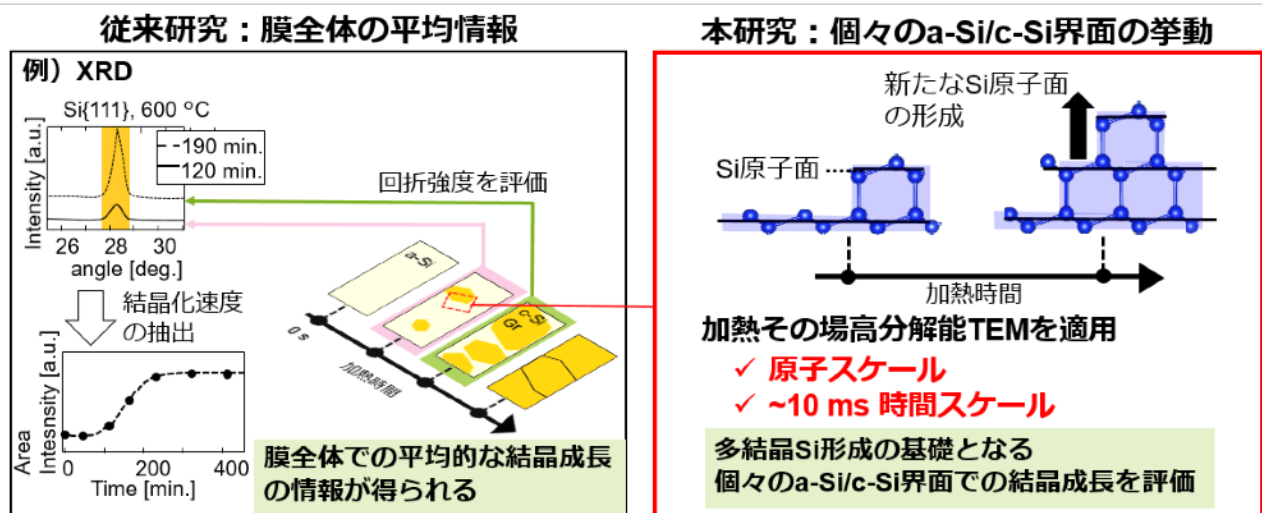
【注釈】

※1 **固相結晶化** アモルファス薄膜を化学気相成長法などで堆積させ、その後熱処理によって薄膜多結晶を形成する技術。

※2 **結晶欠陥** 格子欠陥ともいう。結晶において空間的な繰り返しパターンに従わない要素のこと。原子レベルの微小な乱れだが、材料の性能を落とす原因となることもある。

【図】

結晶化メカニズム理解に向けた新たな取り組み



本研究の目的：a-Si/c-Si界面での結晶成長の素過程を明らかにする

図1 従来研究と本研究の着目点の違い。

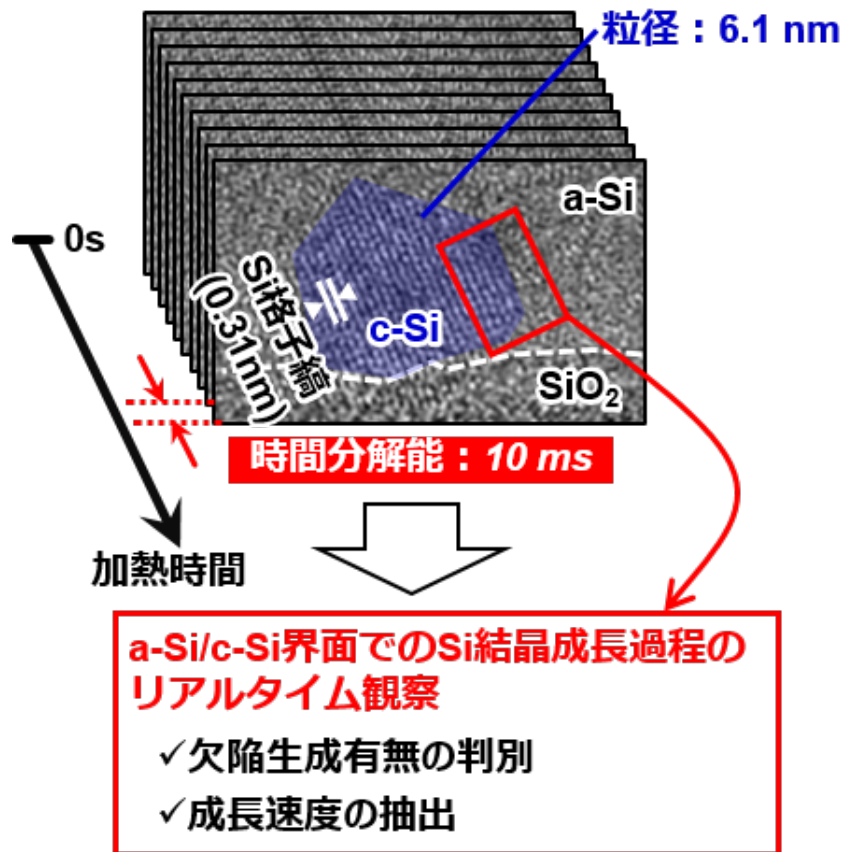


図2 温度823KでSi原子面 (=0.31nm) が一層ずつ形成していく様子を10ms刻みで撮影。¹

【参考文献】

1)手面学: 加熱その場高分解能 TEM を用いた薄膜 Si 固相結晶化過程の原子レベルリアルタイム観察” 第70回応用物理学会 春季学術講演会講演予稿集, 15p-B410-9 (2023) 12-021.