

2018 年第 79 回応用物理学会秋季学術講演会
分科企画シンポジウム開催報告
「強誘電HfO₂技術の最新動向 ～プロセス・物性からデバイス・回路応用まで～」

世話人：齋藤真澄（東芝メモリ）、藤井章輔（東芝メモリ）、山田智明（名古屋大学）、
恵下隆（名古屋大学/富士通セミコンダクター）

先端CMOS LSIでゲート絶縁膜として用いられているハフニウム酸化膜HfO₂が強誘電性を示すことが2011年に発表されて以来、従来のPZTやSBTに代わる、よりCMOS親和性の高い強誘電材料としてHfO₂が活発に研究されてきた。日本では、元々強誘電体を用いたメモリなどの研究が盛んであったと同時に、CMOSの高誘電率ゲート絶縁膜としてのHfO₂の研究のアクティビティも高かったため、強誘電HfO₂をメモリやトランジスタなどのLSIデバイスに用いる取組みが諸外国に比べても進んでおり、既に注目度の高い成果が多数挙げられている。2017年の春と秋の応用物理学会学術講演会では、3分科（13.3：絶縁膜技術、13.5：デバイス／集積化技術、6.1：強誘電体薄膜）のコードシェアセッションとして、強誘電HfO₂技術に関する発表を集めたセッションを開催し、大きな反響があったことを踏まえ、今回の2018年秋の学術講演会では1段階上げて分科企画シンポジウムを開催することになった。本シンポジウムは、強誘電HfO₂技術をプロセス・物性・デバイス・回路応用の各分野で牽引されている国内の研究者の皆さんにご講演いただき、領域を横断した議論を行うことを目的としたものである。

本シンポジウムは、6件の招待講演と7件の一般講演からなり、招待講演のご講演者と発表題目は以下の通りであった。

- ・舟窪 浩（東工大） HfO₂基強誘電体の相安定性と特性制御
- ・生田目 俊秀（NIMS） ZrO₂シード層による強誘電体Hf_xZr_{1-x}O₂薄膜形成
- ・鳥海 明（東大） HfO₂薄膜はなぜ強誘電体になるのだろうか？
- ・藤村 紀文（大阪府大） 強誘電体ゲートトランジスタにおけるHfO₂系強誘電体薄膜の期待と問題点
- ・太田 裕之（産総研） TCADが明らかにする強誘電体負性容量トランジスタの課題と展望
- ・小林 正治（東大） 強誘電体HfO₂によるロジック・メモリデバイスの新展開

聴講者数は150名を超え、シンポジウムの最初から最後まで活発な議論が行われた。特に議論が盛り上がったポイントは3つあった。1つ目はそもそもHfO₂で強誘電性が発現するメカニズムである。多くの論文ではHfO₂が特定の直方晶構造をとる場合に強誘電性が発現すると述べられているが、この直方晶がどのようなメカニズムで生成されるのか（応力起因か、酸素欠損が関与しているのか、など）、コンセンサスは世界的にもまだ得られておらず、本シンポジウムでも会場から様々なモデルが提案され、議論が大いに盛り上がった。

2つ目は、FeFET (Ferroelectric FET) やFTJ (強誘電トンネル接合) などのメモリデバイスに強誘電HfO₂を適用したときの信頼性（特に書き換え耐性）である。現状報告されている強誘電HfO₂メモリでは、十分な書き換え耐性が確保できていない場合が多く、その原因及び対策に関する議論が行われた。信頼性不良の原因としては、強誘電HfO₂と電極あるいはチャンネルの間に形成される界面層の破壊、あるいは強誘電HfO₂中の欠陥生成などのモデルが提案され、強誘電HfO₂メモリを実用化する上での大きな課題として再認識された。

3つ目は、ここ2,3年での論文発表数の増加が著しい負性容量FET (Negative Capacitance FET) の動作モデルである。負性容量FETではドレイン電流-ゲート電圧特性のS値が60mV/dec

を下回る実験結果が報告されているが、この特性が「負の」ゲート容量に本当に起因するのか、過渡的な分極現象に由来するものか、あるいは別の原因で生じているのか、活発な議論が行われた。

実際のところ、HfO₂以前から強誘電体研究を行ってきた研究コミュニティと、HfO₂をきっかけに強誘電体デバイス研究に新たに加わった研究コミュニティの交流はこれまであまり持たれていなかったのだが、本シンポジウムを通じてこの2つのコミュニティがお互いを深く理解することができたのではないかと考えている。今後、強誘電HfO₂が日本の強み技術として益々進化していくことを祈念したい。

最後に、本シンポジウムで講演をいただいた皆様、活発な議論をいただいた会場の参加者の皆様、ご支援いただいた事務局の皆さんに、深く感謝いたします。