

ナノエレクトロニクス時代に向けた SRAM 研究開発の最前線

産業技術総合研究所 昌原 明植

Static Random Access Memory (SRAM)は、システム LSI やマイクロプロセッサにおいて大半の面積を専有しており、CMOS ロジック技術の要と言っても過言ではない。これまで、トランジスタの微細化に伴い高集積化が進められてきた SRAM だが、ここにきてその進展に赤信号がともりつつある。ナノメータスケールまでのトランジスタ微細化に起因して特性ばらつきが顕在化し、その結果として SRAM の安定動作が困難になってきているためである。このことはまた、LSI 回路の低電圧化を阻害する最大の要因にもなっている。この障壁を打開するためには、材料技術、デバイス技術、そして回路技術の総力を結集して、対策を講じていく必要がある。今回は、この SRAM の進化を阻む課題の解決を目指し、「ナノエレクトロニクス時代に向けた SRAM 研究開発の最前線」というテーマでシンポジウムを企画した。産業界から 2 名、大学から 4 名、産総研から 1 名の講演者を迎え、最先端の回路技術を用いた動作安定化手法から新材料導入による高性能化技術まで最新の研究成果について広くかつ深く議論した。

まず初めに、東大平本先生より、イントロダクトリートークとして、LSI 回路の中での SRAM の重要性、および最新の技術動向が紹介された。続いて、NEDO 電子・ナノ・材料部のプログラママネージャーの安藤氏より、NEDO における SRAM 研究開発の方向性が紹介された。次に、ルネサスエレクトロニクスの新居氏より、低電源電圧化で SRAM 動作安定性を向上させる回路設計技術、具体的にはワード線降圧読出/ビット線負バイアス書込アシスト回路技術が紹介された。さらに、回路設計技術に加えデバイス構造に工夫を施した新規な安定性向上技術も紹介された。続いて、東芝北村氏より、ゲート絶縁膜や SD 接合といったプロセス最適化が SRAM 安定性向上に大きく貢献することが紹介された。前半最後に、東大平本先生より、NBTI ストレスを用いて SRAM セル群の特性ばらつきを一括で自己修復可能な新技術が紹介された。

後半最初として、神戸大学川口先生より、7T/14T メモリセルを用いたディペンダブル SRAM とそのマイクロプロセッサキャッシュ応用が紹介された。次に、産総研遠藤より、性能可変型独立ダブルゲート FinFET をパスゲートに用いることでノイズ耐性向上を可能とする SRAM が紹介された。続いて東大竹内先生より、チャージトラップを用いたパスゲート性能非対称化による SRAM ばらつき一括自己修復技術が紹介された。最後に、東工大菅原先生より、MTJ を用いた不揮発性/ばらつき補償 SRAM 技術が紹介された。その中で SRAM 不揮発化に要する消費電力にも注意を払うべきとの指摘がなされた。

従来、SRAM の技術開発は産業界が中心となって進められてきた。ところが近年産業界だけでは解決不可能な程、SRAM 研究は複雑性を増してきている。今こそ、大学の力も国研の力も結集すべきである。今回の応物シンポジウムがそのきっかけとなり、産学官連携によって SRAM 研究の進展が図られることを期待したい。最後に、お忙しい中、本シンポジウムのために長崎大学までお越し頂いた講演者各位に心より御礼を申し上げる。