

2023 年 春季学術講演会 シンポジウム開催報告

「6. 薄膜・表面」分科企画シンポジウム、 番号：T 1 2

「マイクロ・ナノスケール微細加工の表面界面先端技術」

Advanced Surface and Interface Technologies for Micro and Nanoscale Fabrication

日時：2023 年 3 月 16 日(木) 13:30~18:25 (ハイブリッド開催)

企画：薄膜・表面物理分科会

世話人：浅沼 周太郎 (産総研)、曾根 逸人 (群馬大学)

フォトリソグラフィや電子線描画等の微細加工技術によって作製されるマイクロからナノスケールの先端デバイスの微細化と高機能化は進展を続けている。それらを支える要素技術は様々あるが、特に表面界面技術に注目して、材料選定、合成、成膜、エッチング、パッシベーション等の各プロセスにおける表面処理と界面制御の最新技術とそれらを駆使して実現される先端デバイスについて民間企業・大学・国研に所属の 8 名の専門家にご講演いただいた。

シンポジウムは、前半後半でテーマを分け、前半にマイクロスケールの微細加工及びデバイスについて 4 講演を行い、後半にナノスケールの微細加工及びデバイスについて 4 講演を行う形式で開催した。前半の 4 講演では東京大学の三田吉郎教授、群馬大学の鈴木孝明教授、東京大学の年吉洋教授、東京大学のティクシエ三田アニエス准教授に様々な MEMS に関する最新の研究成果についてご発表いただいた。後半の 4 講演では兵庫県立大学の渡邊健夫教授、キャノン株式会社の酒井啓太郎部長、キオクシア株式会社の浅川鋼児主幹、産総研の張文馨主任研究員にそれぞれ EUV (極端紫外線) 技術、ナノインプリントリソグラフィ技術、DSA (誘導自己組織化) リソグラフィ及び SIS (逐次浸透合成)、CFET (コンプリメンタリ FET) に関する最新の研究成果についてご発表いただいた。

聴講者はオンラインを含めると最大で 120 名程度 (講演会場は 60 名程度) であり、多くの方にご聴講いただけた。Zoom を使用したハイブリッド開催であったが、応用物理学会が手配した専門スタッフが常駐していたため、スムーズに講演を進めることができ、活発な質疑応答を行うことができた。

以下各公演の概要；(敬称略)

[1] エネルギー自立分散ロボットに向けた集積 MEMS テクノロジー

三田 吉郎 (東京大学)

【招待講演】として、自律分散型の自走する MEMS に関する研究の歴史と最新動向についてご紹介いただいた。まず、自律分散ロボットの動力源となる静電気を使用した MEMS の開発の経緯等について紹介があった。次に、自律分散ロボットに使用する MEMS においてはパワー収支が重要であることについて説明があった。自律分散ロボットを動作させるに

は 15 V の電圧が必要であったが、通常の太陽電池の起電力 0.4 V 程度なので、自律分散ロボットに搭載可能でかつ高電圧を生成する集積太陽電池の開発に取り組んだことについて報告があった。最後に、微細加工技術を用いてこの様な集積太陽電池を開発し、動力源となる MEMS と組み合わせることで自律分散ロボットを構築していく過程について紹介していただいた。また、この様な微細加工が可能な「マテリアル先端リサーチインフラ (ARIM)」事業についても紹介していただいた。



[2] 3次元リソグラフィ技術を用いたメカニカルメタマテリアル発電

鈴木 孝明 (群馬大学)

【招待講演】として、鈴木先生が開発した3次元リソグラフィ技術を用いて作製したメカニカルメタマテリアル構造を応用したエネルギーハーベスティングについてご紹介いただいた。人間の動作 (human motion) を利用したエネルギーハーベスティングにおいては 10 Hz 程度の低周波の動きからエネルギーを取り出す必要があるが、Si 系の MEMS はこの様な低周波の運動からエネルギーを取り出すには適していない。3次元リソグラフィ技術を用いてポリマーを微細加工して作製したメカニカルメタマテリアル構造と圧電素子を組み合わせた MEMS を作製することで、発電量を増やしつつエネルギーを取り出せる周波数を下げることにも成功した事例等についてご紹介いただいた。また、3次元リソグラフィ技術を用いて作製可能なマイクロデバイス等への応用についてもご紹介いただいた。



[3] シリコン酸化膜エレクトレットのMEMS アクチュエータ・エナジーハーベスタ応用

年吉 洋 (東京大学)

【招待講演】としてシリコン酸化膜エレクトレットを応用した振動発電素子についてご紹介

介いただいた。始めに、様々な IoT 素子を動作させるのに必要な電力とそれを供給可能な環境発電の相場観に関する説明があり、次に 10 mW 級の自立電源になりうるエネルギーハーベスタとしてシリコン酸化膜のエレクトレットを使用した振動発電についてご紹介いただいた。シリコン酸化膜を KOH 溶液で処理した後に加熱することで SiO₂ 内に電荷が蓄積され良好なエレクトレットとなることや、HMDS 処理による表面の疎水化や水素ゲッターの導入、真空封止等によりエレクトレットの劣化を抑制することで、長期間に渡って発電素子の信頼性を保持できること等についてご報告いただいた。



[4] Bio-sensors based on Thin-Film-Transistor Technology

ティクシエ 三田 アニエス (東京大学)

【招待講演】として Thin-Film-Transistor (TFT) 素子を応用したバイオセンサーの開発についてご紹介いただいた。細胞は他の細胞と電気信号等を通じて様々な情報交換を行っている。TFT 素子を用いることで細胞が発する電気信号を計測し、逆に TFT 素子から電気信号を出力することで細胞の動きを制御できることをご説明いただいた。さらに、液晶ディスプレイの基板は TFT 素子が大量に敷き詰められた構造をしているため、この基板上に筋肉細胞等の連携する複数の細胞を置くことで比較的大きな面積領域において電氣的な計測や制御を行いながら光学的な測定も行うことが可能であることをご紹介いただいた。また、実際に TFT 素子を用いて細胞やマイクロビーズの動きを制御する事例についても動画等を用いてご紹介いただいた。



[5] EUV リソグラフィー技術開発の現状および今後の展開について

渡邊 健夫 (兵庫県立大学)

【招待講演】として EUV（極端紫外線）リソグラフィーの開発の現状及び今後の展開についてご紹介いただいた。まず、2037 年頃まで EUV が微細加工を牽引すると予想されていることをご紹介いただき、その後現在の課題についてご紹介いただいた。現在、EUV リソグラフィー技術の課題となっているのがレジストを露光する際のばらつきである。ばらつきはレジスト由来の物と EUV 由来の物に大別され、レジスト由来のばらつきにはレジスト中の基材の空間分布や溶媒の分布の問題等があり、EUV 由来のばらつきには EUV の 1 光子当たりのエネルギーが大きいことによるショットノイズや Deep EV の問題等があることをご説明いただいた。また、Beyond EUV の研究例として波長 6.5 nm の EUV のための La と B を使用した多層膜ミラーについてもご紹介いただいた。



[6] 半導体デバイス製造用ナノインプリントリソグラフィの開発状況

酒井 啓太（キヤノン株式会社）

【招待講演】としてナノインプリントリソグラフィ（NIL）の開発状況についてご紹介いただいた。始めに、通常のスピンコート法でレジストを塗布しモールドを押し当てた場合モールドの奥までレジストが入らず厚みが均一にならない問題があったため、J-FIL 法（Jet and Flash Imprint Lithography）を使用してレジストを塗布していることについてご説明いただいた。3DNAND 用 NIL については L/S、Overlay 共に実用化に達しており、現在 DRAM 向けの開発を進めている。また、圧電素子を用いてマスク形状を補正する技術や位置合わせが 1 nm 台に達していることについてもご説明いただいた。パーティクルマネージメントも向上しており、現在マスクライフは 80 ロット（2000 枚）に達している。最近の動向としてデュアルダマシンのための 3D-NIL の開発についてもご紹介いただいた。



[7] 半導体リソグラフィの微細化、エッチング耐性の限界を打破する「プラスα」技術：誘導自己組織化(DSA)と逐次浸透合成(SIS)

浅川 鋼児（キオクシア株式会社）

【招待講演】として誘導自己組織化(DSA)と逐次浸透合成(SIS)技術についてご紹介いただ

いた。EUV 技術の課題としてレジスト由来の露光パターンのばらつきがある。このばらつきを改善する技術として DSA と SIS の使用が検討されている。PS(ポリスチレン)と PMMA (ポリメチルメタクリレート) のブロックコポリマーは通常の自己組織化だとフラクタル状のパターンを形成するため、このままでは半導体プロセスのパターンとして使用することは出来ない。しかし、ガイドパターンを使用して自己組織化を誘導すると直線状等のパターンを形成することが可能であり、半導体プロセスに使用可能になる。SIS はレジストのエッチング耐性を高めるのに利用されており、アスペクト比の向上等に应用可能であるが使える材料が限られている等の課題があることについてご紹介いただいた。



[8] CFET 性能バランス整合に向けた三次元異種チャンネル集積技術

張 文馨 (産総研)

【招待講演】として CFET (Complementary FET) 開発の最新動向についてご紹介いただいた。CFET は n 型デバイスと p 型デバイスを重ねて積層した構造を持つ究極の CMOS と言われる FET であり、2 nm 世代以降の半導体技術の有力候補の一つである。始めに CFET の作製方法に Homogeneous 型と Heterogeneous 型があることについてご紹介いただき、それぞれの作製方法とメリットと課題についてご説明いただいた。Homogeneous 型は Epitaxial growth で作製可能であるというメリットがあるが、面方位の異なる n-MOS と p-MOS を積層するのは困難であり、p-MOS の移動度が高くないという課題がある。一方、Heterogeneous 型は異なる方位の n-MOS と p-MOS を積層可能であり、p-MOS の移動度を上げることができるが、Layer Transfer 法を使用しないと積層構造が作製出来ないという課題がある。これらを踏まえ、8 インチウェハを使用して作製した異種面方位チャンネルを利用した Heterogeneous 型 CFET の特性等についてご紹介いただいた。

