

半導体プロセス・デバイス・回路のモデリングとシミュレーション

阪大 小田中紳二

本シンポジウムは、春季講演会期間中の3月30日に開催された。今回、半導体モデリングとシミュレーションに関する8件の発表からシンポジウムが企画され、当日は、大きく3つの研究テーマが参加者と共に熱心に議論することができた。

その第1は、短時間アニールプロセスや増速拡散にかかわる半導体プロセス拡散モデリングである。バルクCMOS構造のさらなる微細化を進めるためには重要な研究テーマである。半導体プロセスモデリングは、近年、3次元応力分布の研究やモデリングと精密測定評価技術の連動に関する研究が進んでいるが、従来からの拡散モデリングの研究をさらに進める必要がある。NECエレクトロニクスからの発表では、RTAプロセスのレイアウト依存性がシミュレーションされ、現実のウエハプロセスが評価された。また、慶応大学とSeleteとの共同研究では、ナノスケールCMOSにおける不純物拡散の予測精度を高めるために、Si格子間原子の拡散について、精密な実験データを基に議論された。このような拡散モデルが、現在利用されているプロセスシミュレータに組み込まれ、実用化されることが今後期待される。

第2には、浮遊ゲートメモリー構造やSRAMに代表されるメモリー構造解析のための物理シミュレーション、3次元シミュレーション技術や、さらには、ばらつきシミュレーション技術に関する議論である。浮遊ゲートメモリーセルにおける局所トラップがデータ保持特性に与える影響について、東芝より発表された。また、浮遊ゲート型フラッシュメモリーのパターン依存によるし閾値変動の解析がルネサスより報告された。この解析では、8セル構造の3次元シミュレーションが試みられ実用化された。微細CMOSの飽和閾値電圧のばらつき解析技術に関しては、NECエレクトロニクスからその研究が発表された。飽和閾値電圧のばらつきは、6Tr-SRAMセルの動作マージンに大きく影響しており、その解析評価なしでは微細SRAMを実現することが難しくなっている。

第3は、今まで電子輸送特性に対する基礎的な物理モデルが研究されてきたが、MOS輸送特性と電気特性の関連を明らかにしていく議論が今後必要である。アドバンスソフト(株)と明治大学との共同研究では、いわゆる流体モデルにおける運動量・エネルギーバランス方程式の緩和時間がMCモデルと比較しながら考察された。特に、MOS反転層(2次元伝導)からバルク内輸送(3次元伝導)を正確にモデル化する試みが報告され、その重要性が指摘された。

現実的なMOS構造における電子輸送現象を物理的にモデリングしていく試みが、大阪大学よりなされた。一つは、マルチゲートMOS構造における界面ラフネス散乱の影響が3次元非平衡グリーン関数法を用いて調べられた。もう一つの研究では、チャンネル内のドナー不純物1個の影響が調べられた。”Real Structure”をモデリングするには、まだ、多くの研究課題が残されており、極微MOS輸送特性と電気特性の関連を明らかにしていく研究は端緒にすぎたばかりであるが、今後の研究の深まりが期待できるものであった。